

MENU SEARCH INDEX

1/1



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11)Publication number: 08330978

(43)Date of publication of application: 13.12.1996

(51)Int.CI.

H03M 13/12
 G06F 11/10
 H04L 1/00
 H04L 7/00

(21)Application number: 07133465

(71)Applicant: NEC CORP

(22)Date of filing: 31.05.1995

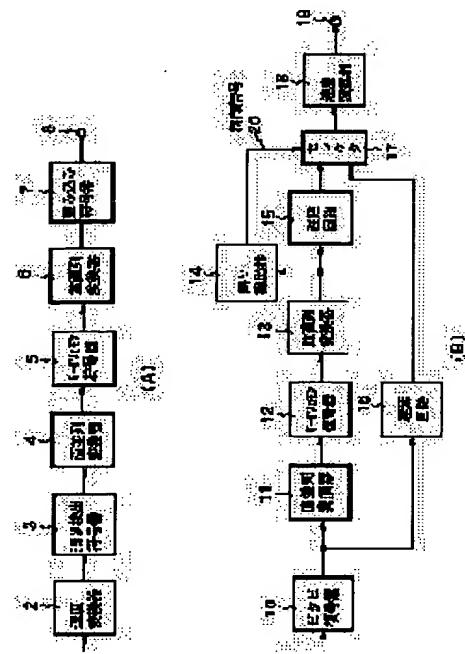
(72)Inventor: HIRATA KOJI

(54) ERROR CORRECTION SYSTEM

(57)Abstract:

PURPOSE: To realize the error correction system which detects erroneous correction occurring at the time of error correction to prevent the erroneous correction.

CONSTITUTION: An error detection code encoder 3 generates a CRC code to add it to input data. A Reed Solomon code encoder 5 generates a Reed Solomon code from an input data sequence to add it to the data sequence. A convolutional code encoder 7 subjects input data to known convolutional code encoding. A Viterbi decoder 10 performs decoding correspondingly to convolutional code encoding. A Reed Solomon code decoder 12 uses the Reed Solomon code to restore the original data. An error detector 14 uses the CRC code to detect the error of data encoded by the error detection code encoder 3 in the transmission system. A selector 17 selects one



of delay circuits 15 and 16 by an output control signal 20 of the error detector 14. A speed converter 18 converts the time width of output data of the selector to the same time width as transmission data.

LEGAL STATUS

[Date of request for examination] 31.05.1995

[Date of sending the examiner's decision of rejection] 24.08.1999

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998 Japanese Patent Office

MENU

SEARCH

INDEX

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-330978

(13)公開日 平成8年(1996)12月13日

(51) Int.Cl. ⁶	識別記号	府内整理番号	F I	技術表示箇所
H 03 M 13/12			H 03 M 13/12	
G 06 F 11/10	330		G 06 F 11/10	330 P
H 04 L 1/00			H 04 L 1/00	E
7/00			7/00	A

審査請求 有 請求項の数 3 OL (全 7 頁)

(21)出願番号	特願平7-133465	(71)出願人	000004237 日本電気株式会社 東京都港区芝五丁目7番1号
(22)出願日	平成7年(1995)5月31日	(72)発明者	平田 浩司 東京都港区芝5丁目7番1号 日本電気株式会社内
		(74)代理人	弁理士 松浦 兼行

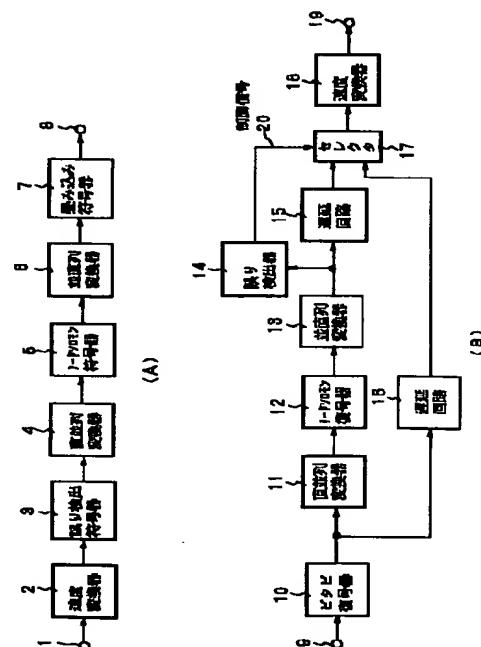
(54)【発明の名称】 誤り訂正方式

(57)【要約】

【目的】 本発明は誤り訂正時に生じる誤訂正を検出し、誤訂正を防止する誤り訂正方式を提供することを目的とする。

【構成】 誤り検出符号器3は、CRC符号を生成して入力データに付加する。リードソロモン符号器5は入力データ系列からリードソロモン符号を生成してデータ系列に付加する。豊み込み符号器7は公知の豊み込み符号化を入力データに対して行う。ビタビ復号器10は豊み込み符号化に対応する復号を行う。リードソロモン復号器12はリードソロモン符号を用いて元のデータに復元する。誤り検出器14は送信系の誤り検出符号器3で符号化されたデータに対して、CRC符号を用いて誤りを検出する。セレクタ17は誤り検出器14の出力制御信号20により遅延回路15及び16の一方を選択する。速度変換器18はセレクタの出力データの時間幅を送信データと同じ時間幅に変換する。

本発明方式の一実施例のブロック図



【特許請求の範囲】

【請求項1】 送信データに誤り検出符号を付加する誤り検出符号器と、前記誤り検出符号器の出力データに誤り訂正符号を付加する誤り訂正符号器と、前記誤り訂正符号器の出力データ系列を送信する送信手段とを送信側に有し、前記送信されたデータ系列を受信する受信手段と、前記受信手段よりの受信データ系列の前記誤り訂正符号を用いて該受信データ系列の誤り訂正を行う復号器と、前記復号器の出力データ系列の前記誤り検出符号を用いて該データ系列の誤り検出を行う誤り検出器と、前記誤り検出器により誤りが検出されないときには該誤り検出器の出力制御信号に基づき前記復号器の出力データ系列中のデータを選択し、前記誤り検出器により誤りが検出されたときには該誤り検出器の出力制御信号に基づき前記受信手段よりの受信データ系列中のデータを選択するセレクタとを受信側に有し、前記セレクタより受信データを得ることを特徴とする誤り訂正方式。

【請求項2】 前記誤り訂正符号はリードソロモン符号であり、前記誤り検出符号はCRC符号であり、前記誤り検出符号器より取り出される前記送信データと該CRC符号との時系列合成データ系列のフレーム長が、該誤り検出符号器に入力される送信データのフレーム長とが等しくなるように、該送信データの速度変換を行って前記誤り検出符号器に入力する速度変換器を有することを特徴とする請求項1記載の誤り検出方式。

【請求項3】 送信多重化データの各時間幅を等しく短くする第1の速度変換器と、該第1の速度変換器の出力送信多重化データに基づいてCRC符号を生成して付加する誤り検出符号器と、該誤り検出符号器の出力多重化データを直並列変換する第1の直並列変換器と、該第1の直並列変換器の並列出力多重化データに基づいてリードソロモン符号を生成し、該リードソロモン符号を該人力多重化データに付加して出力するリードソロモン符号器と、

該リードソロモン符号器の並列出力多重化データを並列変換する第1の並列変換器と、該第1の並列変換器の出力多重化データ系列に対して組み込み符号化を行う組み込み符号器と、該組み込み符号器の出力多重化データ系列を送信する送信手段と、

前記送信された多重化データ系列を受信する受信手段と、

該受信手段により受信された多重化データ系列に対して前記組み込み符号に対応した復号を行うビタビ復号器と、

該ビタビ復号器より直列に出力された多重化データ系列を直並列変換する第2の直並列変換器と、

該第2の直並列変換器の並列出力多重化データ系列に対して前記リードソロモン符号に基づく復号を行うリードソロモン復号器と、該リードソロモン復号器より並列に出力された多重化データ系列を並直列変換する第2の並直列変換器と、該第2の並直列変換器の出力多重化データ系列に対して前記CRC符号に基づく誤り検出を行って誤り検出結果に応じた制御信号を出力する誤り検出器と、前記並直列変換器の出力多重化データ系列に対して該誤り検出器の出力制御信号との時間合わせを行う第1の遅延回路と、前記ビタビ復号器の出力多重化データ系列に対して前記誤り検出器の出力制御信号との時間合わせを行う第2の遅延回路と、前記誤り検出器により誤りが検出されないときには前記第1の遅延回路の出力多重化データを選択し、前記誤りが検出されるときには前記第2の遅延回路の出力多重化データを選択するセレクタと、該セレクタの出力多重化データを速度変換して前記送信多重化データと同じ速度とする第2の速度変換器とを有することを特徴とする誤り訂正方式。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は誤り訂正方式に係り、特にデジタル無線通信などで伝送されるデータの誤りを検出し訂正する誤り訂正方式に関する。

【0002】

【従来の技術】 従来より、デジタル無線通信などで伝送されるデータは、伝送時の誤りを考慮して誤り訂正符号をデータに付加して送受信され、受信系において受信誤り訂正符号を用いてデータの誤りを検出し訂正することが行われている（例えば特開平1-228327号公报など）。

【0003】 図3は従来の誤り訂正方式の一例のプロック図で、同図（A）は送信系、同図（B）は受信系を示す。まず、図3（A）の従来方式の送信系について説明するに、入力端子1より直列に入力されたデータは速度変換器2に供給されて入力データの時間幅が等しく短くされる。この速度変換器2より直列に取り出された有限体（ガロフ体）GF（2）上の系列のデータは直並列変換器4に供給されてGF（256）上の系列のデータに直並列変換された後リードソロモン符号器5に入力される。

【0004】 リードソロモン符号器5は、あるまとまと並列データに対して所定の生成多項式を用いて誤り訂正符号であるリードソロモン符号を生成する。このリードソロモン符号器5より取り出されたデータ及びリードソロモン符号は並直列変換器6に供給されて並直列変換された後組み込み符号器7に供給されて組み込み符号化され、出力端子8より出力される。この出力端子8より

出力されたデータは送信部（図示せず）を介して無線送信される。

【0005】無線送信されたデータは受信系の受信部（図示せず）により受信された後、図3（B）の入力端子9を介してビタビ復号器10に供給されて畠み込み符号器7に対応する誤り訂正処理であるビタビ復号される。このビタビ復号器10より出力された受信データは直並列変換器11によりGF（2）上の系列からGF

（256）上の系列に直並列変換された後、並列にリードソロモン復号器12に入力され、リードソロモン符号及び所定の生成多項式を用いてデータの誤り検出及び誤り訂正される。

【0006】直並列変換器13はリードソロモン復号器12から出力されたGF（256）上の系列の受信データをGF（2）上の系列に変換して速度変換器18へ出力する。この速度変換器18に入力された受信データは、送信データと同じ時間幅のデータに変換された後出力端子19へ出力される。

【0007】

【発明が解決しようとする課題】しかるに、上記の従来の誤り訂正方式では、リードソロモン符号の復号時にデータの誤りの大きさがある大きさまでは訂正可能であるが、ある大きさを越えると訂正不可能となる。この訂正不可能な場合、誤ったデータの大きさが別の符号語から見たとき訂正可能な大きさであるとその別の符号語に誤って訂正される。特に、多重化データのように1フレーム中に複数の種類のデータが多重されているデータにおいては、リードソロモン符号を用いて誤り訂正を行った際に誤訂正が生ずると、1フレーム中のすべてのデータに誤りが生じる可能性がある。

【0008】本発明は上記の点に鑑みなされたもので、誤り訂正時に生じる誤訂正を検出し、誤訂正を防止する誤り訂正方式を提供することを目的とする。

【0009】

【課題を解決するための手段】本発明は上記の目的を達成するため、送信データに誤り検出符号を付加する誤り検出符号器と、誤り検出符号器の出力データに誤り訂正符号を付加する誤り訂正符号器と、誤り訂正符号器の出力データ系列を送信する送信手段とを送信側に有し、送信されたデータ系列を受信する受信手段と、受信手段よりの受信データ系列の誤り訂正符号を用いて受信データ系列の誤り訂正を行う復号器と、復号器の出力データ系列の誤り検出符号を用いてデータ系列の誤り検出を行う誤り検出器と、誤り検出器により誤りが検出されないときには誤り検出器の出力制御信号に基づき復号器の出力データ系列中のデータを選択し、誤り検出器により誤りが検出されたときには誤り検出器の出力制御信号に基づき受信手段よりの受信データ系列中のデータを選択するセレクタとを受信側に有し、セレクタより受信データを得る構成としたものである。

【0010】

【作用】本発明では、誤り検出符号を付加してデータ系列に対して誤り訂正符号を生成して付加して送受信し、前記誤り訂正符号を用いて復号した復号器の出力データ系列を、前記誤り検出符号を用いた誤り検出し、誤り検出器の検出結果により復号器により正しく誤り訂正復号されたか否かを判断するようにしたため、誤り検出されたときには、復号器により正しく誤り訂正復号されなくて誤訂正されたデータあるいは訂正不能データが出力されたと判断して復号器で復号されていない受信データを選擇出力することができる。

【0011】

【実施例】次に、本発明の実施例について図面と共に説明する。図1は本発明になる誤り訂正方式の一実施例のブロック図で、同図（A）は送信系、同図（B）は受信系を示す。同図中、図3と同一構成部分には同一符号を付してある。本実施例の送信系は図1（A）に示すように、速度変換器2、誤り検出符号器3、直並列変換器4、リードソロモン符号器5、並直列変換器6及び畠み込み符号器7より構成されている。

【0012】速度変換器2は入力端子1よりの入力符号化データ（これは、本実施例では1フレーム中に複数の種類のデータが多重されている多重化データである）の時間幅（速度）を、後述のリードソロモン符号が付加されたときと同じになるように短くする。誤り検出符号器3は、符号化されたデータに対して受信系で誤りを検出させるための誤り検出符号を生成して符号化されたデータに付加する回路で、誤り検出符号の一例としてサイクリック・リダンダンシ・チェック（CRC）符号がある。

【0013】このCRC符号は、情報の系列をガロフ体会到GF（2）上の系列とすると、kビットの要素からなる情報系列の多項式表現I（x）に対し、生成多項式G

（x）の次数を（n-k）としたとき、CRC符号を有する送信多項式C（x）を次式のように定義する。

$$C(x) = I(x) \cdot x^{n-k} + R(x)$$

ただし、上式中、R（x）はI（x）を生成多項式G（x）で除算して得られた剰余多項式である。

【0015】このとき、C（x）に伝送中に誤りが生じても長さが（n-k）までの誤りまで検出可能である。このとき誤りの長さとは、C（x）上で最低次の誤ったビットから最高次の誤ったビット間のビット数である。特に、生成多項式G（x）は国際電信電話諮問委員会（CCITT）の勧告により

$$G(x) = 1 + x^5 + x^{12} + x^{16}$$

という多項式が良く用いられる。この場合のC（x）は、kビットの情報系列I（x）に、I（x）をG（x）で除算した剰余が16ビット付加された系列である。

【0016】直並列変換器4は直列に入力されたデータ

系列を並列に変換して出力する回路で、本実施例ではGF(2)上の入力データ系列C(x)を、要素の個数が256個で演算が成り立つ系列であるGF(256)上のデータ系列に変換して出力する。このとき並列部分でGF(256)上の各要素は、ビット表現によって8ビットですべての要素が表現される。直並列変換器4は、GF(2)上の系列を8ビットずつまとめて1シンボルとし、GF(256)上の系列として出力する機能を持つ。

【0017】リードソロモン符号器5は入力データ系列からリードソロモン符号を生成してデータ系列に付加する。並直列変換器6は、並列に入力されたデータ系列を直列に変換して出力する回路で、本実施例ではGF(256)上の入力データ系列をGF(2)上のデータ系列に変換して出力する。畳み込み符号器7は公知の畳み込み符号化を入力データに対して行う。

【0018】また、本実施例の受信系は図1(B)に示すように、ビタビ復号器10、直並列変換器11、リードソロモン復号器12、並直列変換器13、誤り検出器14、遅延回路15及び16、セレクタ17、速度変換器18から構成されている。

【0019】ビタビ復号器10は畳み込み符号化に対応する復号を行う。直並列変換器11は送信系の直並列変換器4と同様に、GF(2)上の系列を8ビットずつまとめて1シンボルとし、GF(256)上の系列として出力する機能を持つ。リードソロモン復号器12はリードソロモン符号を用いて元のデータに復元する。並直列変換器13は送信系の並直列変換器6と同様に、GF(256)上の入力データ系列をGF(2)上のデータ系列に変換して出力する。

【0020】誤り検出器14は送信系の誤り検出符号器3で符号化されたデータに対して、誤り検出符号(ここでは、CRC符号)を用いて誤りを検出する。遅延回路15は誤り検出器14がデータ入力時から誤り検出結果を出力するまでの時間、並直列変換器13の出力データを遅延する。

【0021】遅延回路16はビタビ復号器10の出力データが直並列変換器11、リードソロモン復号器12、並直列変換器13及び誤り検出器14を経てセレクタ17に入力されるまでの時間、ビタビ復号器10の出力データを遅延する。セレクタ17は誤り検出器14の出力制御信号20により遅延回路15及び16の一方を選択する。速度変換器18はセレクタの出力データの時間幅を送信データと同じ時間幅に変換する。

【0022】次に、上記の構成の本実施例の動作について説明する。まず、送信系の動作について説明するに、入力端子1に入力された送信データは速度変換器2に供給され、ここで図2(A)に示すように連続するkビットのデータD1～Dkの伝送期間がフレーム長Tであるものとすると、これらkビットのデータD1～Dkに後

述する誤り検出符号を多重しても元の時間長Tを越えないようにするために、すべてのビットに対して図2(B)に示すように時間幅が短く変換される。

【0023】図2(B)に示すように時間幅が短く変換された送信データは、誤り検出符号器3に供給され、ここで入力データの多項式T(x)を生成多項式G(x)で除算して得た16ビットの剩余R(x)が誤り検出用符号であるCRC符号として送信データに付加されて直並列変換器4に供給される。図2(C)に示すG1～G16は上記の16ビットのCRC符号を示す。

【0024】直並列変換器4は直列に入力された、図2(B)の送信データと同図(C)に示す16ビットのCRC符号との時系列合成データであるGF(2)上のデータ系列を8ビットずつまとめて、まとめた8ビットを1シンボルとしてGF(256)上のデータ系列に変換して、8ビット並列にリードソロモン符号器5に供給する。

【0025】リードソロモン符号器5は並列に入力されたデータkビットを(k/8)シンボル、16ビットのCRC符号を2(=16/8)シンボルの計((k/8)+2)シンボルのデータとして取り扱って、所定の連立方程式の解として定義される検査ワード、すなわちリードソロモン符号を生成して上記の((k/8)+2)シンボルのデータに付加した後、並列に並直列変換器6に供給する。

【0026】並直列変換器6は並列に入力されたGF(256)上の系列からGF(2)上の系列に変換して直列に畳み込み符号器7にデータを供給する。畳み込み符号器7は更に誤り訂正復号能力を高めるために、クロスインタリープ符号などの畳み込み符号化を入力データ系列に対して行う。畳み込み符号器7の出力符号化データは、出力端子8より図示しない送信部により増幅、変調等の所定の送信処理を施された後送信される。

【0027】上記の送信された符号化データは、受信装置の図示しない受信部により受信復調された後、図1(B)の入力端子9を介してビタビ復号器10に供給され、ここで前記送信系の畳み込み符号器7での符号化に対する誤り訂正処理が行われて畳み込み符号器7の入力データ系列と等価なデータ系列に復元される。

【0028】ビタビ復号器10より直列に取り出された受信データ系列は、直並列変換器11に供給されてGF(2)上の系列からGF(256)上の系列に変換され、リードソロモン復号器12に供給される。このリードソロモン復号器12は入力データ系列に対して送信系のリードソロモン符号器5での符号化に対応する復号が行われ、誤りデータが訂正復元される。ただし、このリードソロモン復号器12により訂正復元できる誤りデータ数はリードソロモン符号のワード数に応じて、ある値に制限される。

【0029】リードソロモン復号器12より並列に取り

出されたG F (256) 上のデータ系列は、並直列変換器13によりG F (2) 上のデータ系列に変換されて誤り検出器14及び遅延回路15にそれぞれ入力される。誤り検出器14は直列入力データ系列に含まれているCRC符号を用いて誤り検出処理を行う。ここで、リードソロモン復号器12により正しく誤り訂正が行われている場合には、誤り検出器14により検出される誤りはないが、誤訂正されているか訂正不可能であった場合には、誤りが検出される（ただし、ビタビ復号器10により正しくデータが復号されているものとする。）。

【0030】そこで、誤り検出器14は検出誤り結果に応じて制御信号20を発生してセレクタ17にセレクト信号として印加し、誤り非検出時にはリードソロモン復号器12による誤り訂正が正常に行われていると判断して遅延回路15より取り出された、リードソロモン復号器12の山力データ系列をセレクタ17により選択させる。一方、誤り検出器14は誤り検出時には、リードソロモン復号器12による誤訂正あるいは訂正不能データがあると判断して遅延回路16より取り出された、リードソロモン復号器12により復号されていないビタビ復号器10の山力データ系列をセレクタ17により選択させる。

【0031】ここで、上記の遅延回路15は、誤り検出器14に並直列変換器13の出力データ系列が入力されてから誤り検出のための演算及びその演算結果に応じて制御信号20が発生されるまでの時間に相当する時間、並直列変換器13の出力データ系列を遅延する時間合わせのための回路である。また、上記の遅延回路16は、ビタビ復号器10から山力されたデータ系列がその山力時点から並直列変換器11、リードソロモン復号器12、並直列変換器13及び誤り検出器14（または遅延回路15）を経てセレクタ17に入力されるまでに相当する時間、ビタビ復号器10の山力データ系列を遅延する時間合わせのための回路である。

【0032】セレクタ17は上記の制御信号に応じて選択動作を行うと共に、入力データ系列中のデータのみを出力して（CRC符号やリードソロモン符号などの冗長ビットは出力しない）速度変換器18に供給する。速度変換器18は入力データを前記入力端子1の入力送信データと同じ時間幅に変換して出力端子19へ受信データとして出力する。

【0033】このように、本実施例によれば、誤り検出器11による誤り非検出時にのみ、リードソロモン復号器12による誤り訂正が正常に行われていると判断してリードソロモン復号器12の出力データ系列のデータを並直列変換及び速度変換して山力端子19へ山力し、誤り検出器14により誤りが検出された時には、リードソロモン復号器12による誤訂正あるいは訂正不能データがあると判断してリードソロモン復号器12により復号されていないビタビ復号器10の山力データ系列のデータを速度変換して山力端子19へ山力するようにしたため、リードソロモン復号器12による誤訂正あるいは訂正不能データがあるときには、ビタビ復号器10よりの若干の誤りのあるデータを山力することで、リードソロモン復号器12から原データと全く別のデータが山力されてしまうことを防止できる。

【0034】従って、本実施例によれば、多重化データのように1フレーム中に複数の種類のデータが多重されているデータにおいては、リードソロモン復号器12による誤訂正あるいは訂正不能により多くのデータが誤って山力されるよりも、誤りのないデータを含む受信データを山力することにより、従来に比べて再生品質の劣化の少ないデータを得ることができる。

【0035】なお、本発明は上記の実施例に限定されるものではなく、例えば誤り訂正符号としては隣接符号その他のリードソロモン符号以外の誤り訂正符号でもよい。また、CRC符号以外の誤り検出符号も可能である。

【0036】

【発明の効果】以上説明したように、本発明によれば、誤り検出符号を付加してデータ系列に対して誤り訂正符号を生成して付加して送受信し、誤り訂正符号を用いて復号した復号器の山力データ系列を、誤り検出符号を用いた誤り検出し、その検出結果により復号器により正しく誤り訂正復号されたか否かを判断することにより、誤り検出されたときには、復号器により正しく誤り訂正復号されていないくて誤訂正されたデータあるいは訂正不能データが山力されたと判断して復号器で復号されていない受信データを選択出力するようにしたため、原データと大きく異なる誤訂正されたデータの出力を防止することができる。

【図面の簡単な説明】

【図1】本発明方式の一実施例のブロック図である。

【図2】図1の要部の信号のフォーマットを示す図である。

【図3】従来方式の一例のブロック図である。

【符号の説明】

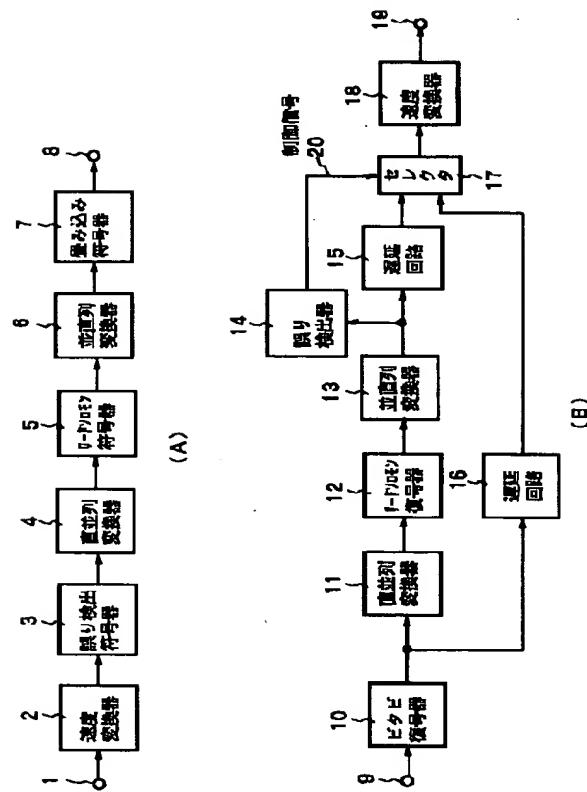
- 1 送信多重化データ入力端子
- 2、 18 速度変換器
- 3 誤り検出符号器
- 4、 11 直並列変換器
- 5 リードソロモン符号器
- 6、 13 並直列変換器
- 7 峰み込み符号器
- 8 送信データ出力端子
- 9 受信データ入力端子
- 10 ビタビ復号器
- 12 リードソロモン復号器
- 14 誤り検出器
- 15、 16 遅延回路

17 セレクタ

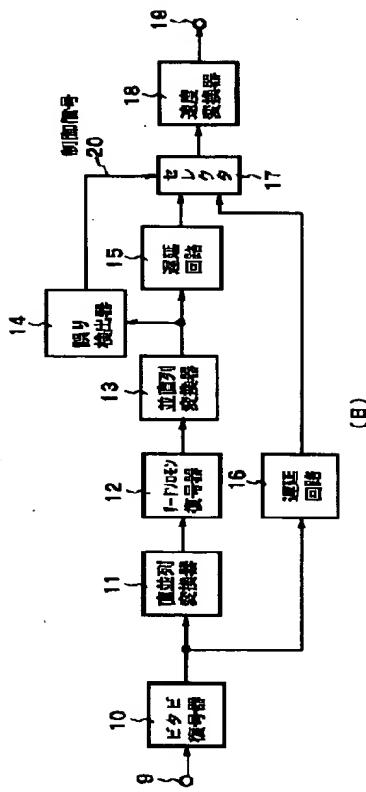
19 受信データ出力端子

【図1】

本発明方式の一実施例のブロック図

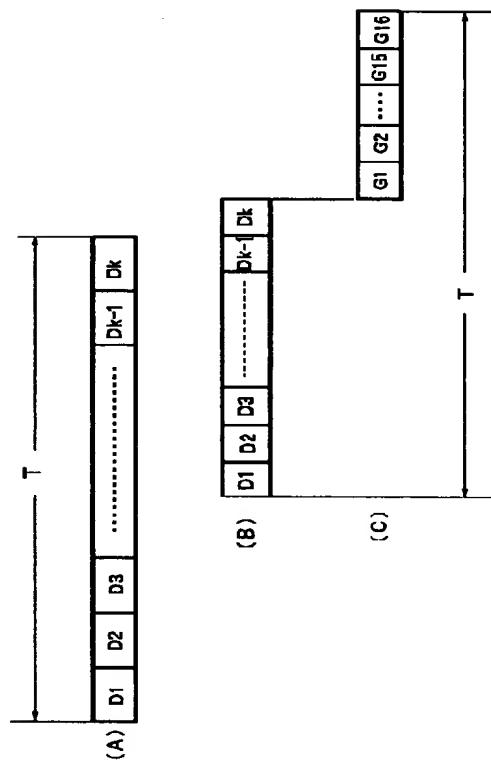


(A)



(B)

図1の要部の一例の信号フォーマット説明図



【図2】

【図3】

従来方式の一例のブロック図

